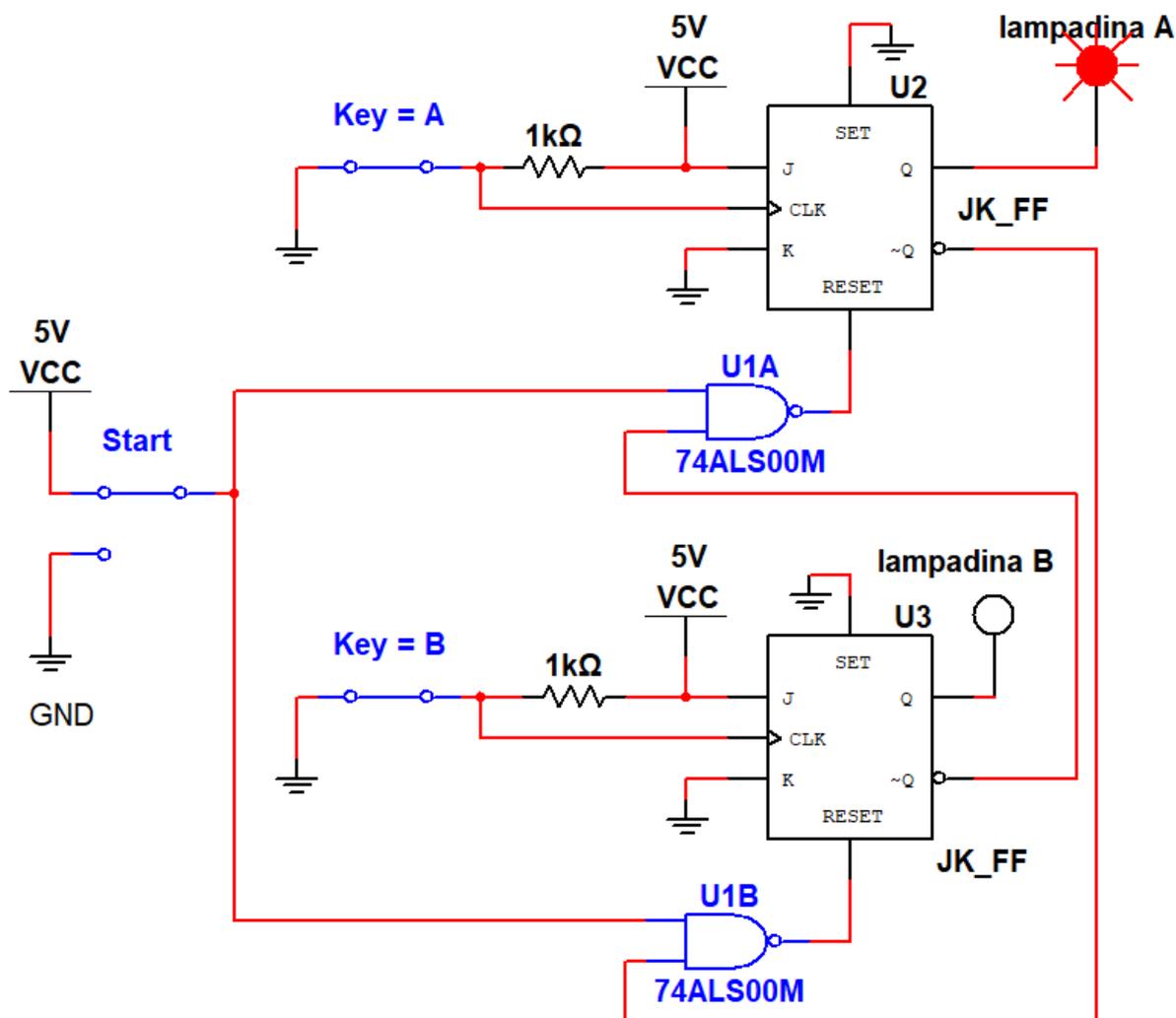


## Corsa tra due concorrenti A e B

A cura del prof. Giuseppe Spalierno

[g.spalierno@deltabeta.it](mailto:g.spalierno@deltabeta.it)

Dicembre 2021



Il circuito in esame risolve il seguente problema:

Due concorrenti A e B devono correre ciascuno sulla propria corsia e devono pigiare i rispettivi pulsanti A e B ( che possono essere interruttori con ritorno automatico) posti al traguardo.

Se A preme il proprio pulsante prima di B si accende la lampadina A e non la lampadina B anche se il concorrente B pigia il proprio pulsante B ma dopo di A.

Ovviamente vale anche il viceversa. Se B preme il proprio pulsante prima che A preme il suo, si accende, e rimane acceso, solo la lampadina B.

Per ripetere la corsa occorre inizializzare il circuito attivando il pulsante di Start a due vie portandolo prima su GND (ground, terminale a potenziale 0) e poi su  $V_{cc}=+5V$ .

In tal caso, guardando lo schema logico, si attiva il "reset" di ciascun flip-flop J-K (particolare tipo di memoria ad un bit).

Questo è un problema risolvibile con una rete logica sequenziale dotata, quindi, di memoria.

Nello schema si nota la presenza di due flip-flop di tipo J-K, U2 e U3, con ingressi asincroni di SET e RESET configurati con  $J=1$  e  $K=0$  per cui, in presenza di un impulso generato dall'apertura e chiusura dei contatti A o B, si fornisce all'ingresso CLK del flip-flop (clock, ingresso di sincronismo) un impulso 0-1-0 (livello 0 seguito da 1 e poi da 0) che porta l'uscita Q nello stato 1 e quindi la lampadina collegata a quel flip-flop si accende.

Se si continua ad aprire e chiudere l'interruttore, ad esempio A, l'uscita Q rimane a 1 e quindi la lampadina A rimane accesa. L'uscita Q negato del flip-flop A pilota l'ingresso di RESET del flip-flop B attraverso la porta NAND U1B contenuta nel chip 74ALS00M.

In questa situazione se il concorrente B apre e chiude il contatto B, la lampadina B rimane spenta mentre la A continua ad essere accesa. Ciò si verifica perché l'uscita Q negato di U2 vale 0 e ciò porta ad 1 l'uscita U1B della porta NAND sull'ingresso di reset di U3. Si faccia riferimento allo schema elettrico per meglio comprendere quanto su scritto.

Se si vuole ripetere la corsa si deve riavviare il circuito portando l'interruttore Start su GND e poi su  $V_{cc}$ .

Se giunge prima il concorrente B e poi A, si accende la lampadina B mentre la A rimane spenta fino al prossimo Start.

Esaminando il circuito di figura si evince la simmetria: l'uscita Q negato di U2 pilota il reset di U3 e, viceversa, l'uscita Q negato di U3 pilota il reset di U2.

*Il concorrente che per primo pigia il suo pulsante accende la relativa lampadina e inibisce il flip-flop JK dell'altro concorrente.*

Concludendo, il circuito risolutivo non può essere che una rete digitale con memoria perché, per il corretto funzionamento, occorre "ricordare" il pulsante pigiato per primo ed inibire l'altra cella di memoria (il flip-flop J-K) che terrà spenta la relativa lampadina anche se si è pigiato più volte sul pulsante.

Si può ottenere lo stesso risultato applicando il metodo della progettazione di una rete sequenziale sincrona o asincrona cominciando dal diagramma degli stati.

### **Osservazioni:**

1) coloro che non conoscono l'elettronica digitale potrebbero non aver compreso a fondo il funzionamento del circuito proposto;

2) ciascuna delle due lampadine che appaiono nello schema si possono realizzare con un diodo LED ed una resistenza da 470 Ohm 1/4Watt disposti nella sequenza: uscita Q del flip-flop, anodo-catodo del LED, resistenza;

3) Si guardi la simulazione del funzionamento.