

Filtri digitali

a cura del prof. Giuseppe Spalierno

Giugno 2020

In una precedente esercitazione si è mostrato un filtro digitale passa alto e passa basso che corrisponde alla sezione superiore del circuito che si mostra in fig.1. Le uscite di tali sezioni sono indicate con PA1 (uscita filtro passa alto con frequenza di taglio f_1) e PB1 (uscita filtro passa basso con frequenza di taglio f_1).

Nello schema si è aggiunta, in basso, una sezione praticamente identica a quella in alto con una diversa frequenza di taglio $f_2 > f_1$ ed uscite PA2 e PB2.

Inoltre la porta AND U4A genera un'uscita filtrante di tipo "passa banda" e la porta OR U5A genera un'uscita filtrante di tipo "escludi banda".

In pratica se il clock ha frequenza intermedia tra f_1 ed f_2 le onde quadre del clock usciranno dalla linea PBANDA. Zero negli altri casi.

Se, invece, il clock ha una frequenza minore di f_1 oppure maggiore di f_2 le onde quadre usciranno dalla linea EBANDA. Zero se la frequenza di clock è compresa tra f_1 ed f_2 .

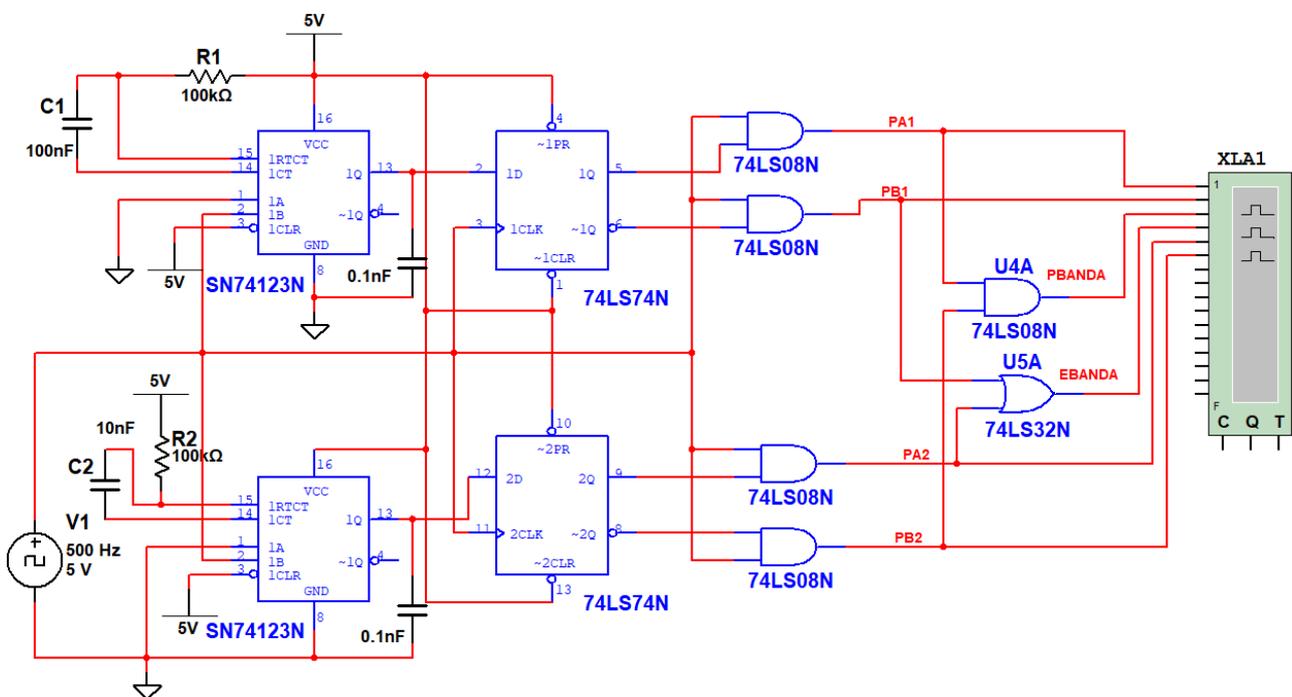


Fig.1 – Schema elettrico di un filtro digitale a due frequenze di taglio con $f_1 < f_2$. Il circuito ha 6 uscite digitali: le prime due sono di tipo passa alto e passa basso rispetto a f_1 , le ultime due idem ma rispetto a f_2 . La terza e quarta uscita sono di tipo passa banda ed elimina banda.

Le sei uscite sono inviate in un visualizzatore d'onde digitale multicanale. In tal modo sarà possibile, per ciascuna frequenza di clock, esaminare su quali linee risultano convogliate le onde del clock.

Le frequenze di taglio f_1 ed f_2 dipendono dalle reti R_1C_1 ed R_2C_2 secondo le note relazioni:

$$f_1 = 1/(0.45 * R_1 * C_1) = 222\text{Hz}; \quad f_2 = 1/(0.45 * R_2 * C_2) = 2222\text{Hz}$$

Per verificare il corretto funzionamento del circuito distingueremo 3 casi:

- 1) Frequenza di clock a centro banda: $f_{ck} = 500\text{Hz}$ (valore compreso tra 222Hz e 2222Hz), vedi fig.3;
- 2) Frequenza di clock con $f_{ck} = 150\text{Hz}$, valore inferiore a f_1 , vedi fig.4;
- 3) Frequenza di clock con $f_{ck} = 4000\text{Hz}$, valore superiore a f_2 , vedi fig.5.

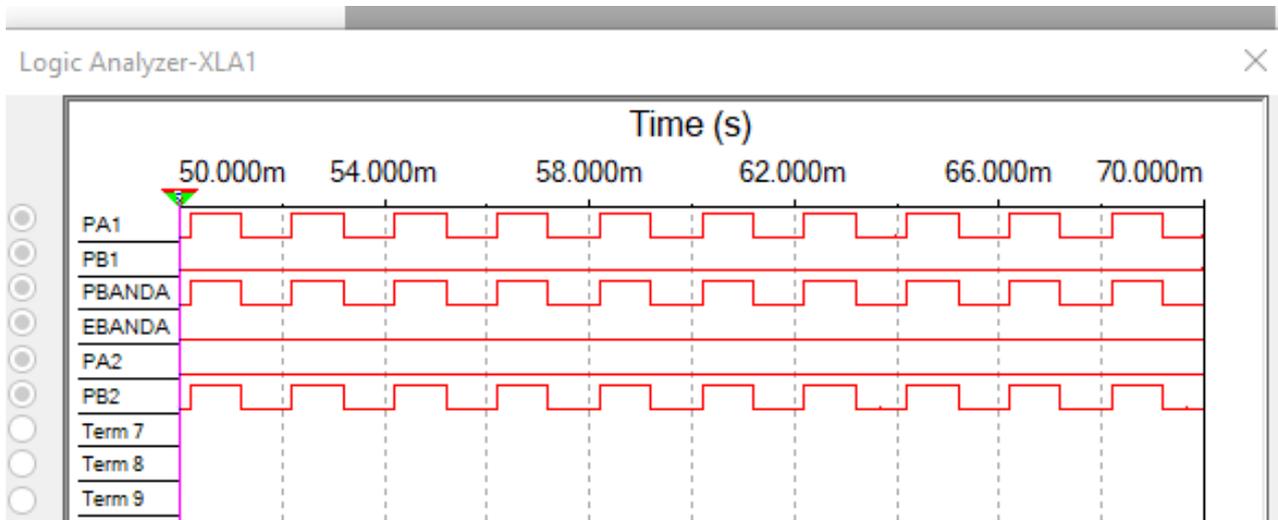


Fig.2 - $f_{ck} = 500\text{Hz}$ Il clock è presente su PA1 ($f_{ck} > 222\text{Hz}$), su PBANDA (f_{ck} compresa tra 222Hz e 2222Hz) e su PB2 ($f_{ck} < 2222\text{Hz}$).

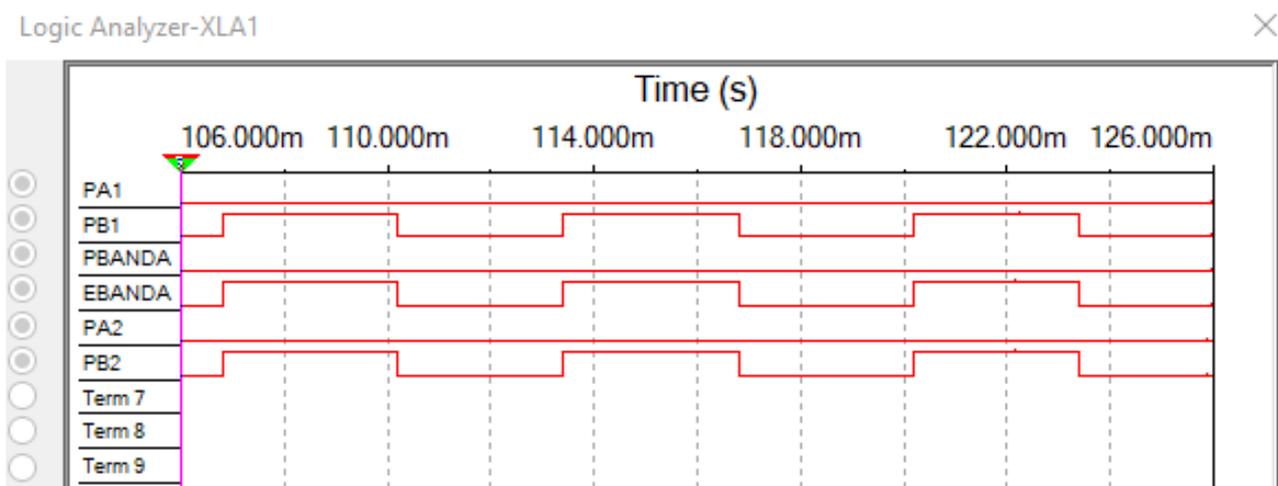


Fig.3 - $f_{ck} = 150\text{Hz}$ Il clock è presente su PB1 ($f_{ck} < 222\text{Hz}$), su EBANDA (f_{ck} è minore di 222Hz) e su PB2 ($f_{ck} < 2222\text{Hz}$).

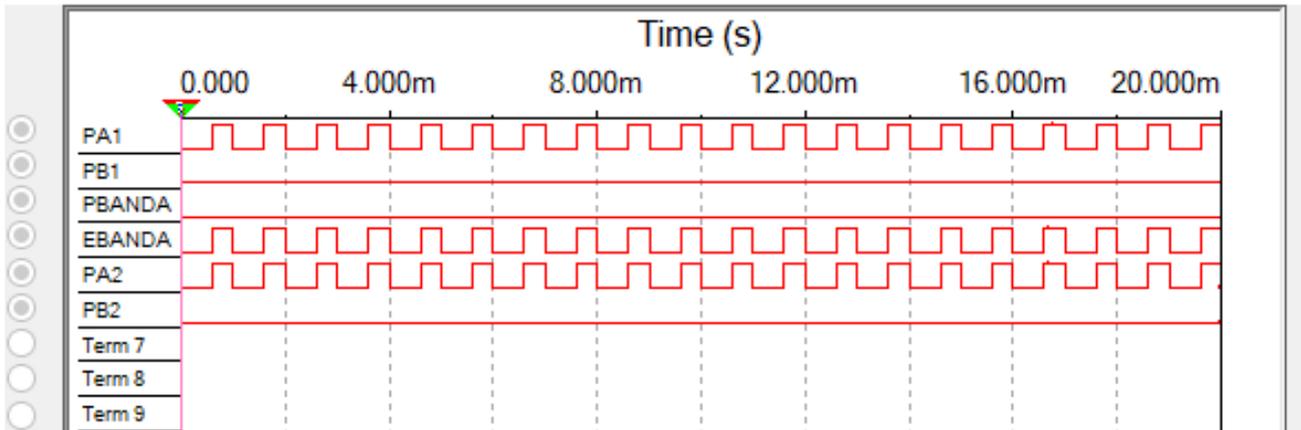


Fig.4 – $f_{ck}=4000\text{Hz}$ Il clock è presente su PA1 ($f_{ck}>222\text{Hz}$), su EBANDA (f_{ck} è maggiore di 222Hz) e su PA2 ($f_{ck}>222\text{Hz}$).

In fig.5 si mostrano le risposte in frequenza di ciascuna delle sei linee di uscita.

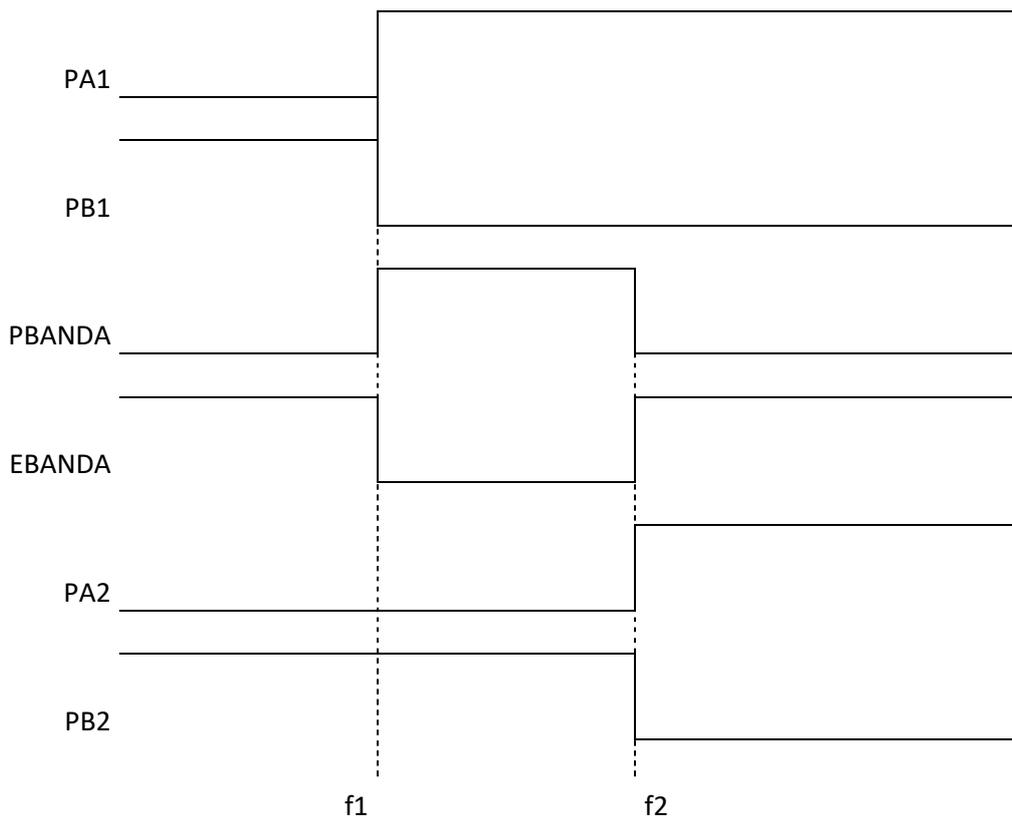


Fig.5 Si osservi che i grafici non sono onde temporali ma la risposta alla frequenza del generatore di onde quadre (clock).

Per $f_{ck} < f_1$ si ha: PA1=0 e PB1=CK, PBANDA=0 e EBANDA=CK, PA2=0 e PB2=CK

Per $f_1 < f_{ck} < f_2$ si ha: PA1=CK E PB1=0, PBANDA=CK, EBANDA=0, PA2=0, PB2=CK

Per $f_{ck} > f_2$ si ha: PA1=CK e PB2=0, PBANDA=0 e EBANDA=CK, PA2=CK e PB2=0.